

訂正版

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2004 年 7 月 1 日 (01.07.2004)

PCT

(10) 国際公開番号
WO 2004/056162 A1

(51) 国際特許分類⁷: H05K 3/18, 3/06, 1/18,
3/32, H01L 21/60, H01C 1/14, 13/02

(21) 国際出願番号: PCT/JP2002/013203

(22) 国際出願日: 2002 年 12 月 18 日 (18.12.2002)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

NZ, OM, PH, PL, PT, RO, RU, SD, SE, SG, SK, SL, TJ,
TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA,
ZM, ZW.

(84) 指定国 (広域): ARIPO 特許 (GH, GM, KE, LS, MW, MZ,
SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア特許 (AM,
AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特許
(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB,
GR, IE, IT, LU, MC, NL, PT, SE, SI, SK, TR), OAPI 特
許 (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR,
NE, SN, TD, TG).

(71) 出願人 (米国を除く全ての指定国について): ケイ
テックデバイス株式会社 (K-TECH DEVICES
CORP.) [JP/JP]; 〒399-4601 長野県上伊那郡箕輪町大
字中箕輪 1 4 0 1 6 番 3 0 号 Nagano (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 高山 利治
(TAKAYAMA, Toshiharu) [JP/JP]; 〒399-4601 長野県
上伊那郡箕輪町 大字中箕輪 14016-30 ケイテックデ
バイス株式会社内 Nagano (JP).

(81) 指定国 (国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB,
BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK,
DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU,
ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS,
LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO,

規則 4.17 に規定する申立て:

— US のみのための発明者である旨の申立て (規則
4.17(iv))

添付公開書類:

— 国際調査報告書

(48) この訂正版の公開日: 2005 年 6 月 23 日

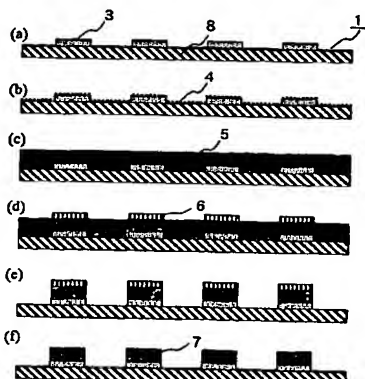
(15) 訂正情報:

PCT ガゼット セクション II の No.25/2005 (2005 年 6 月
23 日) を参照

2 文字コード及び他の略語については、定期発行される
各 PCT ガゼットの巻頭に掲載されている「コードと略語
のガイダンスノート」を参照。

(54) Title: FLIP-CHIP MOUNTING ELECTRONIC COMPONENT AND METHOD FOR PRODUCING THE SAME, CIRCUIT
BOARD AND METHOD FOR PRODUCING THE SAME, METHOD FOR PRODUCING PACKAGE

(54) 発明の名称: フリップチップ実装用電子部品及びその製造法、回路板及びその製造法、実装体の製造法



(57) Abstract: A method for producing a flip-chip mounting electronic component having a plurality of terminals (3) spotted on the mounting face (1) with a conductor being formed on the terminal (3) in which flip-chip mounting capable of shortening the distance between bumps (7) is realized. A step for covering the mounting face (1) with a conductor of specified thickness, a step for masking the conductor surface at such parts as corresponding to the terminal (3) parts, and a step for removing the conductor except the mask (6) part are carried out in this order. The bump is preferably composed of copper.



(57) 要約:

実装面（１）に複数の端子（３）が点在し、当該端子（３）上に導体が形成されたフリップチップ実装用電子部品の製造法において、バンク（７）間距離を小さくし得るフリップチップ実装を実現する。そのためには、前記実装面（１）を所定厚みの導体で被覆する工程と、前記端子（３）部と対応位置となる導体表面をマスクする工程と、当該マスク（６）部以外の導体を除去処理する工程とを有し、これら工程をこの順に実施する。バンクは銅からなることが好ましい。